

特開平6-260364

(43)公開日 平成6年(1994)9月16日

(51)Int.C1. <sup>5</sup>	識別記号	府内整理番号	F I	技術表示箇所
H 01 G 1/015		9174-5 E		
H 01 F 15/00		D 8123-5 E		
H 01 G 1/16		9174-5 E		
4/30	3 0 1 F	9375-5 E		

審査請求 未請求 請求項の数2	書面	(全4頁)
-----------------	----	-------

(21)出願番号 特願平5-87734

(71)出願人 592190660

(22)出願日 平成5年(1993)3月8日

奥村 益作

京都府長岡京市一文橋二丁目23番1

(72)発明者 奥村 益作

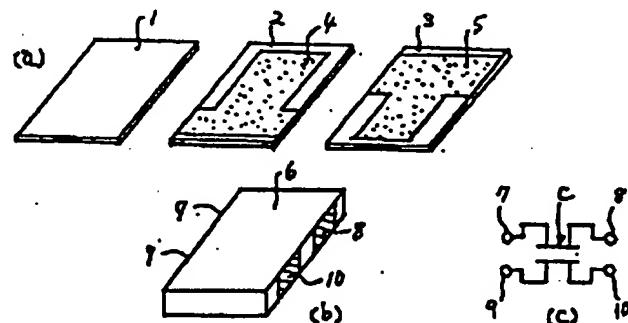
京都府長岡京市一文橋二丁目23番1

## (54)【発明の名称】チップ部品

## (57)【要約】

【目的】チップ部品の残留インダクタンスの低減と複合化を図る。

【構成】コンデンサ、パリストなどのチップ部品を構成し対向する内部電極の露出部分を1つ以上の側面で接近させて導出、又両側面で導出させることでチップ素子内の電流通路を短くすることと、折り返し状にすることで残留インダクタンスの低減を図るとともに2つ以上のコンデンサ素子を構成した複合チップ部品を得る。同内部電極を対向側面に貫通露出させることで相互貫通構造を実現し、更に残留インダクタンスの低減を図るとともに、内部電極の一方を分布形インダクタンス形状に、抵抗素子とすることで複合チップ部品を得ることを主な特徴としている。



## 【特許請求の範囲】

【請求項1】 電極付誘電体を積層したコンデンサ、パリスタなどのチップ部品において、内部電極を少なくとも1つの側面に1組以上を接近露出させて、外部電極を付与して導出し、内部での電流通路を短くかつ、折り返し構造としたチップ部品と、これらの主たる内部電極と分離したもう1つの内部電極を付与し、前出の外部電極面とは異なる側面に外部電極を付与して1個以上のコンデンサを構成した複合形チップ部品

【請求項2】 電極付誘電体を重ねたコンデンサ、パリスタなどにおいて、内部電極をそれぞれ対向する両側面に露出させた相互貫通形チップ部品と、内部電極の一方を分布インダクタンス形状したコイル素子、又抵抗皮膜とした抵抗素子などを一体化した相互貫通形複合チップ部品。そして、それぞれの相互貫通形内部電極、外部電極をともに2つ以上に分割させた複合相互貫通形チップ部品。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はチップ部品の低残留インダクタンス化及び複合化に関するものである。 20

## 【0002】

【従来の技術】 コンデンサ、パリスタなどのチップ部品の構造は、ひとつの側面に露出させた内部電極付誘電体を露出内部電極を交互に対向側面に導出し、重ねて積層しているものが基本となっている。図8 (a) は従来のチップコンデンサなどの内部構造を示したものである。1は絶縁用シートで各内部電極付誘電体シート2、3を積層したのち両面に配置するものであり、74、75はそれぞれの一端に露出させた内部電極である。76、77はそれぞれの内部電極を導出した外部電極である。

図8 (b) はその完成品 (73) の斜視図であり、8 (c) は等価回路である。これらの主な用途は電子機器で、その小形化が主目的であったため急速に普及した。従来のリード付部品に比べ、リードレス化と小形で残留インダクタンスも従来のリード付部品比で1/2~1/5と小さくなり、同時に可使周波数範囲も拡大され、かつ実使用上充分な値であった。

【0003】 しかし、用途拡大とチップ化の浸透により比較的大形の部品も表面実装 (SMD) 化が要求されるに至った。しかし、大形部品では寸法に比例して残留インダクタンスは残留するため、可使周波数範囲の拡大にも当然制限が発生し、リードレスが主体となる効果のみでは不充分となり、素子自体の寸法に起因する残留インダクタンスが大きすぎるという新たな問題が発生している。

【0004】 一方、従来の高周波化では充分使用出来たが、更なる高周波化に対応するためには小形チップ部品においても可使周波数の拡大が要求されてきている。特に図8で示した従来の形状の多くは矩形チップで対向す

る短辺に内部電極が導出されており、残留インダクタンスは大きくなる形状である。内部電極の導出を対向する長辺に移してもそれは~1/2程度の減少であり、充分であるとは言えないという問題点が顕在化してきている。これらは1本の矩形断面の導体のインダクタンスと等価であることは公知である。

【0005】 高周波化とともにデジタル化が進み、ノイズ対策、サージ対策も重要となってきている。従来のキヤバシタ、インダクタ、パリスタなどのチップ部品を組み合わせ、工夫して、使用してきているが、サージ、ノイズレベルの広がりに充分対応していくには従来の構造では充分対応できないという問題点も顕在化してきている。

## 【0006】

【発明が解決しようとする課題】 解決しようとする問題点は、従来の構造、寸法では、残留インダクタンスの低減が不充分であるという点である。

## 【0007】

【課題を解決するための手段】 本発明は、チップ素子内を流れる電流通路を短くすることと、折り返し構造とする他、取出端子を近接化、分割化、複数化、交互配置にすることの他、クロス貫通構造を採用することで低残留インダクタンスチップ部品を実現することである。又もうひとつの内部電極を付与する他、同時に内部電極を分割した複合化チップ部品を実現する。更に、2種類の内部電極を直交させ両側面で貫通して取り出したことで残留インダクタンスを低減した相互貫通形チップ部品と複合相互貫通形チップ部品を得るとともに、内部電極の1つを分布インダクタンス形状、抵抗体などを採用した複合機能チップ部品を実現することを主な特徴としている。

## 【0008】

【実施例】 図1 (a) は本発明の1つの実施例の積層チップコンデンサの展開斜視図であり、1は絶縁用シートで2、3の内部電極付誘電体シート連の両面に貼り合わせる。4、5はそのT字形の内部電極で、T字形電極の上部両端が側面に露出する構造になっている。図1

(b) はこれらを積層したチップコンデンサの完成品

(6) の斜視図である。7、8と9、10は内部電極で40導通した2組の外部電極である。これで従来の構造と比較して、外部電極が2組で接近しており、かつその内部を流れる電流通路を短縮するため残留インダクタンスは低減される。図示はしていないが、T字形内部電極の上部を露出させて、従来形と共に用することも可能である。

図1 (c) は等価回路図である。Cはコンデンサである。図2は図1に別のコンデンサ素子を追加して複合化させたもうひとつの実施例であり、11、12は追加した内部電極である。図2 (b) は完成品 (13) の斜視図である。20、21はそれぞれ追加コンデンサ素子の外部電極である。図2 (c) は等価回路図であり、C。

は複合化したコンデンサである。その他は図1と同様である。

【0009】図3(a)は他の実施例のひとつで、図1の内部電極の露出部分を対角位置に設けたものである。2、3は誘電体シートで、24、25はその内部電極であり、図3(b)は完成品(23)の斜視図である。26、27及び28、29はそれぞれ内部電極で導通した外部電極である。これは素子内を電流がクロスして流れるため残留インダクタンスは低減される。図3(c)はその等価回路図である。その他は図1、2と同様である。図4は図2と同様に図3の実施例に別のコンデンサ素子を追加し複合させた展開例である。31、32は追加した内部電極である。図4(b)はその完成品(23)である。40、41は追加したコンデンサ素子の外部電極であり、図4(c)はその等価回路図である。その他は図1、2、3と同様である。

【0010】図5(a)は本発明の他の実施例である。誘電体2の内部電極44と同3の内部電極45は対向側面に露出させてあり、それぞれの外部電極46、47と48、49で導出されている。各内部電極44、45はそれぞれ対向する両端で導通しているため相互に貫通構造になることが大きな特徴であり、それぞれの残留インダクタンスの低減がはかれる。図5(b)はその積層相互貫通形コンデンサチップの完成品(43)の斜視図である。図5(c)はその等価回路図であり、Cは相互貫通したコンデンサを示したものである。また、内部電極44、45の一方を分布形インダクタンス形状にする他、抵抗体にすることにより、同様の特徴をもつ貫通形LC分布形フィルタチップ、CR複合デカッピングチップ部品なども可能である。その他は図1～4と同様である。図6は図5の実施例の展開例であり、図5の内部電極44を分割して複合化した実施例である。54a、54bはそれぞれ2分割した内部電極であり、図6(b)はこの積層チップ部品の完成品(53)の斜視図である。図6(c)はその等価回路図であり、Cはそれぞれ相互貫通した2つのコンデンサを示したものである。その他は図1～5と同様である。

【0011】図7(a)は本発明の他の実施例であり、各誘電体シート2、3の内部電極の露出部を4個所にしたものである。それぞれ対向内部極を1つの側面に交互に露出配置したものである。64、65はそれぞれ4個所を露出させて付与した内部電極である。図7(b)はそのチップ部品の完成品(63)を示したものである。66～73は外部電極であり、対向する内部電極を交互に導出したものであり偶数番号、奇数番号同志は内部電極で導通しており、チップ部品の実装配線にまで言及し

て残留インダクタンスの低減を図ったものである。図7(c)はその等価回路図である。その他は図1～6と同様である。

【0012】

【発明の効果】以上説明したように、本発明のチップ部品は内部電極の露出個所、(外部電極)を1組以上を接近させて側面に取り出すために、素子内部を電流は短くかつ、折り返して流れること、交差して流れること、分割して交互に分散して対象に流れることで残留インダクタンスを従来のチップ部品に比べ1/2～1/5に低減させることと、ともに複合化させることに主要な特徴がある。又、対向する内部電極をそれぞれの両側面に貫通導出することで、相互貫通形チップ部品を構成し、チップ部品の従来比で残留インダクタンスを1/5～1/10に低減させることにもうひとつの特徴がある。又内部電極を分割する他、一方の内部電極を分布形インダクタンス形状に、抵抗素子にすることにより複合チップ部品なども同時に得られることも追加すべき特徴である。このようにコンデンサ、パリスタなどのチップ部品の残留インダクタンスを大幅に低減させるほか、複合化できることは電子回路の高周波化、ノイズ対策に不可欠な用途拡大につながるという利点は大きい。

【図面の簡単な説明】

【図1、図2】本発明のひとつの実施例とその複合化展開を示した説明図である。

【図3、図4】本発明の他の実施例とその複合化展開を示した説明図である。

【図5、図6】本発明の他の実施例とその複合化展開を示した説明図である。

【図7】本発明の他の実施例を示した説明図である。

【図8】従来のチップコンデンサの構造を示した説明図である。

【符号の説明】

1 絶縁シート

2、3 ————— 誘電体シート

4、5、14、15、24、25、34、35、44、  
45、54(a)、54(b)、55、64、65、7  
4、75 ————— 内部電極

6、13、23、33、43、53、63、73 —————

40 ————— チップ部品完成品

7、8、9、10、16、17、18、19、20、2  
1、26、27、28、29、36、37、38 3

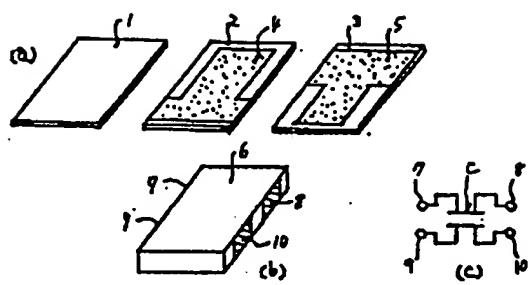
9、40、41、46、47、48、49、56、5

7、58、59、60、61、66、67、68、6

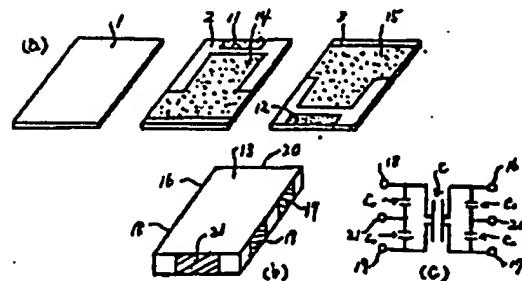
9、71、72、73、76、77 ————— 外部電

極

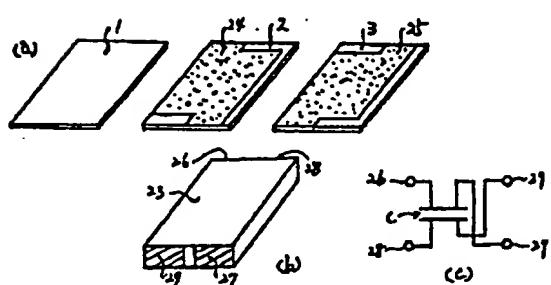
【図1】



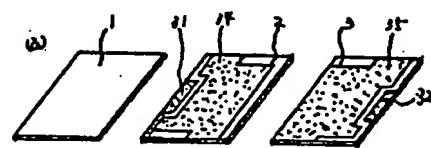
【図2】



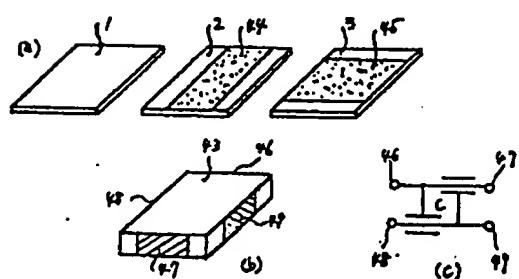
[图3]



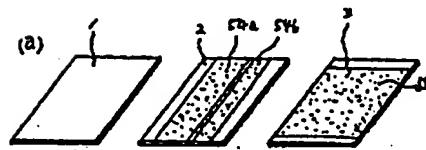
[ 4]



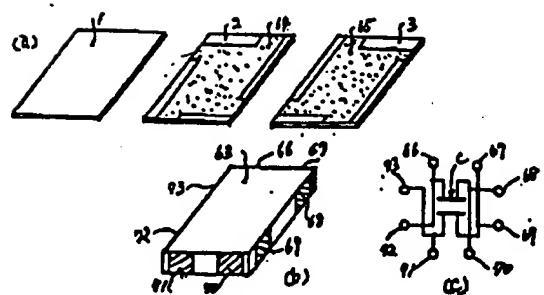
〔四五〕



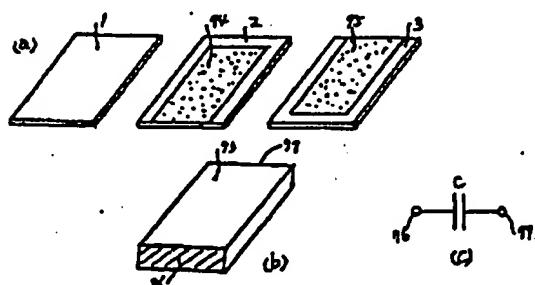
【図6】



【図7】



[図 8]



(12) Japanese Unexamined Patent Publication

(11) Publication No. 6-260364

(43) Publication Date: September 16, 1994

(21) Application No. 5-87734

(22) Application Date: March 8, 1993

(71) Applicant: 592190660

Yoshinari Okumura

2-23-1, Ichimonbashi, Nagaokakyo-shi, Kyoto-fu.

(72) Inventor: Yoshinari Okumura

2-23-1, Ichimonbashi, Nagaokakyo-shi, Kyoto-fu.

(54) [Title of the Invention] CHIP ELEMENT

(57) [Abstract]

[Purpose] To reduce the residual inductance of a chip element, as well as obtain a composite chip element.

[Construction] In the formation of a chip element such as a capacitor and a varistor, the exposed parts of opposing internal electrodes are led out on one or more side surfaces to be disposed in proximity to each other. Leading the exposed parts out on both side surfaces permits a current circuit inside the chip element to be shortened and formed into a current-shuttling configuration, so that the residual inductance can be reduced, as well as a composite chip element having two or more capacitor elements can be obtained. In this arrangement, the opposing internal

electrodes are led through to be exposed on the opposing side surfaces to form a mutual lead-through structure so as to further reduce the residual inductance. In addition, one of the internal electrodes is formed into a distributed inductance configuration to make a resistance element so as to obtain a composite chip.

[Claims]

[Claim 1] A composite chip element comprising a chip element, such as a capacitor or a varistor, including laminated dielectric members having electrodes, one or more pairs of internal electrodes exposed in proximity to each other at least on one side surface, an external electrode added to lead out the internal electrode so as to shorten a current circuit inside the chip element and form a current-shuttle structure, another internal electrode separated from these main internal electrodes, and another external electrode disposed on a different side surface from that on which the external electrode is disposed so as to form one or more capacitors.

[Claim 2] A mutual lead-through-type composite chip element comprising a mutual lead-through-type chip element, such as a capacitor or a varistor, which includes laminated dielectric members and internal electrodes mutually exposed on both of the opposing side surfaces, a coil element in which one of the internal electrodes is formed into a

distributed inductance configuration, and a resistance element in which the internal electrode is a resistance film; wherein the mutual lead-through type internal electrodes and external electrodes are divided into two or more.

[Detailed Description of the Invention]

[0001]

[Industrial Field of the Invention] The present invention relates to reduction in the residual inductance of chip elements, as well as obtaining of a composite structure thereof.

[0002]

[Description of the Related Arts] Basically, in a structure of a chip element such as a capacitor or a varistor, dielectric members respectively having an internal electrode exposed on one side surface are laminated, in which the exposed internal electrodes are alternately led out on opposing side surfaces. Fig. 8(a) shows the internal structure of a conventional chip capacitor or the like. Numeral 1 indicates an insulation sheet. After laminating dielectric sheets 2 and 3 respectively having an internal electrode, the insulation sheet is disposed on both surfaces of the laminated structure. Numerals 74 and 75 indicate the internal electrodes exposed on the respective ends. Numerals 76 and 77 indicate external electrodes given by

leading out the respective internal electrodes. Fig. 8(b) is a perspective view of the completed structure (73), and Fig. 8(c) shows an equivalent circuit. Such chip elements are mainly used in electronic equipment. Since reduction in size of electronic equipment is a main concern, the use of these chip elements has been rapidly spread. When compared with conventional elements with leads, the residual inductance of these chip elements is reduced to 1/2 to 1/5 with respect to a ratio of the conventional one with a lead, due to a leadless structure and miniaturization thereof. At the same time, the range of usable frequencies is expanded and thereby sufficient values in practical use are provided.

[0003] Meanwhile, with the expansion in use of chip elements and the spread of chip types, even relatively large electronic components have been required to be surface-mounted devices (SMD). In such a large component, in proportion to the size thereof, there is residual inductance. As a result, limitations naturally occur even in the expansion of the usable frequency range and it is thereby insufficient even though the leadless structure is provided as a main advantage. Eventually, an excessive increase in the residual inductance associated with the size of the element itself occurs as a new problem.

[0004] Although miniaturized chip elements can be used satisfactorily in a conventional high-frequency orientation,

in order to adapt to a higher-frequency orientation, the expansion of usable frequencies even in such small chip elements has been required. Particularly, many of conventional chip elements have rectangular configurations, as shown in Fig. 8, in which internal electrodes are led out on the opposing shorter sides thereof, resulting in increase in the residual inductance. Even if the internal electrodes are led out alternatively on the opposing longer sides thereof, the residual inductance is reduced only to approximately 1/2, so that the problem of insufficient reduction in the residual inductance has become evident. It is known that this is equivalent to the inductance of a conductor having a rectangular section.

[0005] As digitization has been developed with the high-frequency orientation, reduction in noise and surges has been a major problem. Combinations of conventional chip elements such as a capacitor, an inductor, and a varistor are designed for handling the problem. However, in order to sufficiently adapt to the expansion in levels of noise and surges, it is obvious that the conventional structures cannot meet the requirement.

[0006]

[Problems to be Solved by the Invention] The present invention solves a problem in which residual inductance is not sufficiently reduced in conventional structures and

sizes.

[0007]

[Means for Solving the Problems] The present invention provides a chip element, in which residual inductance can be reduced by shortening a circuit of current flowing through the inside of the chip element to form a current-shuttle structure, by disposing lead-out terminals in proximity to each other, by dividing them into plural parts, and alternately positioning, and by adopting a cross lead-through structure. In addition, another internal electrode is added, and simultaneously an internal electrode is divided so as to obtain a composite chip element.

Furthermore, two kinds of internal electrodes are intersected at a right angle and are led through out on both side surfaces so that the residual inductance can be reduced, with the result that a mutual lead-through-type chip element and a mutual lead-through-type composite chip element can be obtained. In addition, one of the internal electrodes is formed into a distributed inductance configuration and a resistor or the like to obtain a composite function chip element.

[0008]

[Embodiments] Fig. 1(a) is a developed perspective view of a multi-layer chip capacitor according to an embodiment of the present invention. Numeral 1 indicates an insulation

sheet, which is bonded on both surfaces of laminated dielectric sheets 2 and 3 respectively having an internal electrode. Numerals 4 and 5 indicate the T-letter shaped internal electrodes, the upper both ends of which are exposed on the side surfaces of the structure. Fig. 1(b) shows a perspective view of a completed chip capacitor (6) made by laminating the above-mentioned members. A pair of numerals 7 and 8, and another pair of numerals 9 and 10 are the two pairs of external electrodes electrically connected by the internal electrodes. When this structure is compared with a conventional one, the former has the two pairs of the external electrodes disposed in proximity to each other, and furthermore, it allows the circuit of current flowing through the inside of the chip element to be shortened. Therefore, the residual inductance can be reduced. In addition, it is possible to use the conventional art together by exposing the top of the T-letter shaped internal electrodes, although this is not shown in the figure. Fig. 1(c) is an equivalent circuit device of the chip capacitor of this embodiment, and the symbol C indicates a capacitor. Fig. 2 shows another embodiment, in which another capacitor element is added to the chip element shown in Fig. 1 so as to make a composite chip element. Numerals 11 and 12 indicate added internal electrodes. Fig. 2(b) is a perspective view of a completed chip element (13). Numerals

20 and 21 indicate external electrodes of added capacitor elements. Fig. 2(c) is an equivalent circuit diagram of the chip element, and the symbol  $C_0$  indicates a capacitor used to make a composite element. The other parts thereof are the same as those shown in Fig. 1.

[0009] Fig. 3(a) is another embodiment, in which the exposed parts of the internal electrodes shown in Fig. 1 are disposed on the diagonal positions. Numerals 2 and 3 indicate dielectric sheets, and numerals 24 and 25 indicate the internal electrodes thereof. Fig. 3(b) indicates a perspective view of a completed chip element (23). Numerals 26, 27, 28, and 29 indicate external electrodes electrically connected by the internal electrodes. This permits the residual inductance to be reduced, since current flows cross inside the element. Fig. 3(c) is an equivalent circuit diagram of the chip element. The other parts thereof are the same as those in Figs. 1 and 2. Fig. 4 is a developed view of another embodiment, in which another capacitor element is added to make a composite chip element to the embodiment shown in Fig. 3, as in the case of Fig. 2. Numerals 31 and 32 indicate added internal electrodes. Fig. 4(b) is the completed chip element (23). Numerals 40 and 41 the external electrodes of the added capacitor elements, and Fig. 4(c) shows the equivalent circuit diagram of the structure. The other parts thereof are the same as those

shown in Figs. 1, 2, and 3.

[0010] Fig. 5(a) is another embodiment of the present invention. The internal electrode 44 of the dielectric member 2 and the internal electrode 45 of the dielectric member 3 are exposed on the opposing side surfaces to be led out by the respective external electrodes 46, 47, 48, and 49. Since the respective internal electrodes 44 and 45 are electrically connected at the opposing both ends, this provides a distinctive characteristic, which is a mutual lead-through structure, in which each residual inductance thereof can be reduced. Fig. 5(b) is a perspective view of the completed structure (43) of a multi-layer mutual lead-through-type capacitor chip. Fig. 5(c) shows an equivalent circuit diagram thereof, and the symbol C indicates mutual lead-through-type capacitors. In addition, when one of the internal electrodes 44 and 45 is made into a distributed inductance configuration and is formed as a resistor, it is possible to produce a lead-through-type LC-distributed filter chip, a CR composite de-coupling chip element or the like, which the similar characteristics can be obtained. The other parts in Fig. 5 are the same as those shown in Figs. 1 to 4, respectively. Fig. 6 is the developed view of the embodiment shown in Fig. 5. In this embodiment, the internal electrode 44 shown in Fig. 5 is divided to make a composite structure. Reference numerals 54a and 54b are

respectively half-divided internal electrodes, and Fig. 6(b) is a perspective view of the completed multi-layer chip element (53). Fig. 6(c) is the equivalent circuit diagram thereof, and the symbol C indicates two lead-through capacitors. The other parts in this embodiment are the same as those shown in Figs. 1 to 5.

[0011] Fig. 7(a) is another embodiment of the present invention, in which the internal electrodes of the respective dielectric members 2 and 3 respectively have four exposed parts. In this arrangement, the opposing internal electrodes are disposed by alternately exposing on a side surface. Numerals 64 and 65 are internal electrodes whose four parts are exposed. Fig. 7(b) shows a completed structure(63) of the chip element. Numerals 66 to 73 are external electrodes made by alternately leading out the opposing internal electrodes. Among these external electrodes, the even-numbered ones are mutually electrically connected through the internal electrodes, and so are the odd-numbered ones. Thus, this arrangement permits the reduction in residual inductance to be achieved by making a reference to the mounting wiring in the chip element, as an additional plus. Fig. 7(c) is an equivalent circuit diagram of the chip element. The other parts thereof are the same as those shown in Figs. 1 to 6.

[0012]

[Advantages] As described above, according to an aspect of the chip element of the present invention, one or more pairs of the exposed parts (external electrodes) of internal electrodes thereof are led out in proximity to each other on the side surfaces, in which a current circuit inside the element is shortened; current flows in a shuttling manner, the current flow crosses, and the current is divided to be alternately distributed to objects. This permits the residual inductance to be reduced to 1/2 to 1/5, less than a conventional chip element, and it also permits the chip element to have a composite structure. Furthermore, according to another aspect of the chip element of the present invention, the opposing internal electrodes are respectively led through out on both side surfaces thereof so as to form a mutual lead-through-type chip element, in which the residual inductance can be reduced to 1/5 to 1/10 with respect to the ratio of a conventional chip element. In addition, as another characteristic point to be added, the internal electrodes are divided, one of which is formed into a distributed inductance configuration and a resistance element so as to provide a composite chip element at the same time. In this way, the residual inductance of chip elements such as a capacitor or a varistor can be greatly reduced, as well as a composite structure of the chip element can be achieved. These can be significant

advantages, which can contribute to expansion in the use of such chip elements, essential to handling of the spreading high-frequency orientation and noise reduction in electronic-circuit-related field.

[Brief Description of the Drawings]

[Fig. 1 and Fig. 2] Figs. 1 and 2 respectively show an illustration of one embodiment of the present invention and a developed view of the composite structure.

[Fig. 3 and Fig. 4] Figs. 3 and 4 respectively show an illustration of another embodiment of the present invention and a developed view of the composite structure.

[Fig. 5 and Fig. 6] Figs. 5 and 6 respectively show an illustration of another embodiment of the present invention and a developed view of the composite structure.

[Fig. 7] Fig. 7 illustrates another embodiment of the present invention.

[Fig. 8] Fig. 8 illustrates the structure of a conventional chip capacitor.

[Reference Numerals]

1 insulation sheet

2 and 3 ----- dielectric sheet

4, 5, 14, 15, 24, 25, 34, 35, 44, 45, 54(a), 54(b), 55, 64, 65, 74, and 75 ----- internal electrode

6, 13, 23, 33, 43, 53, 63, and 73 ----- completed chip element

7, 8, 9, 10, 16, 17, 18, 19, 20, 21, 26, 27, 28, 29, 36, 37,  
38, 39, 40, 41, 46, 47, 48, 49, 56, 57, 58, 59, 60, 61, 66,  
67, 68, 69, 71, 72, 73, 76, and 77      ----- external  
electrode